



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04032004 A**

(43) Date of publication of application: **04.02.92**

(51) Int. Cl.

G11B 5/09

(21) Application number: 02138990

(71) Applicant: ROHM CO LTD

(22) Date of filing: 28.05.90

(72) Inventor: **NAKAMURA AKIRA**

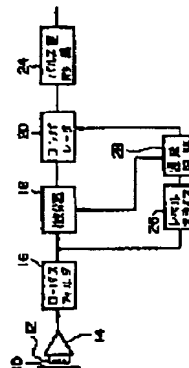
(54) READING CIRCUIT FOR FLOPPY DISK DEVICE

COPYRIGHT: (C)1992,JPO&Japio

(57) Abstract:

PURPOSE: To follow up the variance in output amplitude of a floppy disk by providing a variable level slicing circuit and a delay circuit.

CONSTITUTION: The voltage signal outputted from a magnetic head 12 is subjected to full-wave rectification, and the voltage signal subjected to full-wave rectification is smoothed to determine a threshold, and the voltage signal subjected to full-wave rectification is compared with the threshold, and a variable level slicing circuit 26 outputs a pulse signal based on the comparison result. A delay circuit 28 is provided which delays the pulse signal from the variable level slicing circuit 26 in accordance with the phase deviation time of a differentiator 18 and interrupts the operation of a comparator 20 by this pulse signal. Thus, even the variance in amplitude of the voltage signal related to read of a floppy disk 10 is followed up, and an influence of a saddle continuing for a long time is excluded to take a large saddle margin.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平4-32004

⑤ Int. Cl.⁵
G 11 B 5/09

識別記号 庁内整理番号
3 2 1 D 8322-5D

⑬ 公開 平成4年(1992)2月4日

審査請求 未請求 請求項の数 1 (全8頁)

⑭ 発明の名称 フロッピーディスク装置用読取り回路

⑯ 特 願 平2-138990

⑰ 出 願 平2(1990)5月28日

⑱ 発 明 者 中 村 晃 京都府京都市右京区西院溝崎町21番地 ローム株式会社内
⑲ 出 願 人 ローム株式会社 京都府京都市右京区西院溝崎町21番地
⑳ 代 理 人 弁理士 吉田 研二 外2名

明 細 書

1. 発明の名称

フロッピーディスク装置用読取り回路

2. 特許請求の範囲

フロッピーディスク上に磁気記録された情報を電圧信号として読み出す磁気ヘッドと、この電圧信号を微分する微分器と、微分された電圧信号のゼロクロスを検出して方形波信号を出力するコンパレータと、この方形波信号を整形してパルス信号を出力するパルス整形器と、を有するフロッピーディスク装置用読取り回路において、

磁気ヘッドから出力される電圧信号を全波整流し、全波整流された電圧信号を平滑してしきい値を決定し、全波整流された電圧信号をしきい値と比較して、比較の結果に基づきパルス信号を出力する可変レベルスライス回路と、

可変レベルスライス回路からのパルス信号を微分器の位相ずれ時間に応じて遅延させ、このパルス信号によりコンパレータの動作を断続させる遅延回路と、

を含むことを特徴とするフロッピーディスク装置用読取り回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、フロッピーディスク装置（以下FDDという）用読取り回路、特にサドルを除去する構成の改良に関する。

〔従来の技術〕

ポリエステル円板表面に磁性粉を塗布したフロッピーディスクは、大容量かつ書き換え可能なメモリとしてコンピュータやワードプロセッサ等の補助メモリに広く用いられている。フロッピーディスクでは、情報は残留磁化の磁化変化として記録され、磁気ヘッドにより磁化変化が電圧変化に変換されて読み出される。

第7図には、従来のFDD用読取り回路の構成が示されている。

この図においては、フロッピーディスク10の面上に記録された磁化変化を電圧変化として読み出す磁気ヘッド12と、磁気ヘッド12によって

読み出された電圧変化を増幅する増幅器14と、増幅器14の出力を低域濾波するローパスフィルタ16と、ローパスフィルタ16の出力を微分する微分器18と、微分器18の出力のゼロクロスを検出して波形波信号を出力するコンパレータ20と、コンパレータ20の出力を時間領域で濾波するタイムドメインフィルタ22と、タイムドメインフィルタ22の出力からパルス信号を整形生成するパルス整形器24と、が示されている。

第8図には、この従来例の動作が示されている。

第8図(A)において、フロッピーディスク10の面上には、矢印で示す磁化変化100が記録されている。

磁気ヘッド12は、この磁化変化100を読み出し、増幅器14を介してローパスフィルタ16に供給する。ローパスフィルタ16から微分器18に出力される電圧波形は、第8図(B)に示されるような波形102となる。波形102は、磁化変化100が反転する部分にピークを有する波形となっている。

力される微分波形104には、特にそのピーク近傍においてサドル110が発生することになる。

このサドル110は、フロッピーディスク10の面上において磁化変化100がない部分に対応するものである。すなわち、フロッピーディスク10の面上の磁化一定の領域では磁気ヘッド12による読み出し電圧の変化がゼロであるため、微分器18によりこれを微分するとゼロ値に近くなる。

第9図(A)に示されるような微分波形104をコンパレータ20に供給すると、第9図(B)に示されるように、サドル110に対応したパルス112が発生してしまう。

タイムドメインフィルタ22は、このパルス112を除去すべく、方形波信号106を時間領域で濾波するものである。すなわち、第9図(B)に示される方形信号106を除去するためのデジタルフィルタ回路である。詳細には、第9図(B)に示される方形信号106の立ち上がり及び立ち下がりエッジを論理微分を用いて検出したものに

波形102を微分器18により微分すると、第8図(C)に示される微分波形104となる。更に、これをコンパレータ20に供給すると、第8図(D)に示されるような方形波信号106となる。すなわち、コンパレータ20は、第8図(C)に示される微分波形104のゼロクロスを検出し、このゼロクロス点において反転するような方形波信号106を作成する。

コンパレータ20の出力である方形波信号106は、タイムドメインフィルタ22を介してパルス整形器24に供給される。パルス整形器24は、方形波信号106の立上り/立下りに応じてパルス信号108を発生させ、このパルス信号108が外部に出力されることとなる。

第9図には、タイムドメインフィルタ22の動作が示されている。

一般に、FDD装置用読取り回路においては、読取りの分解能を上げようとする第9図(A)に示されるような波形の凹部、いわゆるサドル110が発生する。すなわち、微分器18からの出

一定の遅延をかけてその時点における第9図(B)の論理が前のパルスの論理に対して反転している時に信号と判別する。

このように、従来においては、タイムドメインフィルタ22によってサドル110に対応するノイズであるパルス112が除去されていた。

[発明が解決しようとする課題]

しかしながら、従来のFDD用読取り回路においては、サドルに応じて切り換えを要するローパスフィルタが必要であったり、極端に大きなサドルは除去できないなどの問題点があった。

すなわち、比較的長い時間継続するサドルがある場合、サドルと信号との間隔が狭くなりサドルの除去が不可能になってくる。このような障害を除去するためにサドルに応じて切り換えを要するローパスフィルタを設けねばならなかった。

一方、ハードディスク装置用読取り回路などにおいては、いわゆるレベルスライス回路が用いられていたが、ハードディスクからの読出しに係る信号の振幅、いわゆる出力振幅がほぼ一定である

ことを前提とした回路であり、フロッピーディスクのような出力振幅の変動が大きい媒体には適さない。

本発明は、このような問題点を解決することを課題としてなされたものであり、FDD装置用読取り回路におけるタイムドメインフィルタを廃止し、かつフロッピーディスクの出力振幅変動に追従可能とすることを目的とする。

〔課題を解決するための手段〕

このような目的を達成するために、本発明は、磁気ヘッドから出力される電圧信号を全波整流し、全波整流された電圧信号を平滑してしきい値を決定し、全波整流された電圧信号をしきい値と比較して、比較の結果に基づきパルス信号を出力する可変レベルスライス回路と、可変レベルスライス回路からのパルス信号を微分器の位相ずれ時間に応じて遅延させ、このパルス信号によりコンパレータの動作を断続させる遅延回路と、を含むことを特徴とする。

〔作用〕

電圧信号の整流・平滑値に応じて可変レベルスライス回路におけるしきい値が決定されるため、フロッピーディスクから読み出された電圧信号に振幅変動が生じて、これに追従し、かつ、レベルスライスを行って、サドルに係るノイズを除去することが可能となる。

〔実施例〕

以下、本発明の好適な実施例を図面に基づいて説明する。なお、第7図乃至第9図に示される従来例と同様の構成には、同一の符号を付し説明を省略する。

第1図には、本発明の一実施例に係るFDD用読取り回路の構成が示されている。

この図においては、ローパスフィルタ16の出力がレベルスライス回路26に接続されており、レベルスライス回路26は、更に遅延回路28、コンパレータ20に順次に接続されている。また、微分器18は、遅延回路28に接続されている。

第2図には、本発明の特徴に係るレベルスライス回路26の構成が示されている。

本発明のFDD用読取り回路においては、フロッピーディスク上に磁気記録された情報が電圧信号として磁気ヘッドにより読み出され、更にこの電圧信号が微分器により微分される。微分された電圧信号について、コンパレータによりゼロクロスが検出され、方形波信号が生成される。更に、この方形波信号から、パルス整形器によってパルス信号が生成出力される。一方で、磁気ヘッドから読み出された電圧信号は、可変レベルスライス回路において全波整流され、全波整流された電圧信号が平滑されてしきい値が決定される。また、可変レベルスライス回路においては、全波整流された電圧信号がしきい値と比較され、この比較の結果に基づいてパルス信号が出力される。可変レベルスライス回路から出力されるパルス信号は、遅延回路に供給され、この遅延回路は、微分器の位相ずれ時間に応じてパルス信号を遅延させ、遅延されたパルス信号によりコンパレータの動作が断続されることとなる。

従って、フロッピーディスクから読み出された

この図においては、ローパスフィルタ16からの差動電圧が入力される全波整流回路30及び32が示されている。また、この全波整流回路30及び32の入力には、抵抗34及び36を介してそれぞれバイアス電源が接続されており、従って、全波整流回路30及び32には、バイアスされた差動電圧が入力される。

また、この図においては、バイアス電源に抵抗38及び40を介して2個の入力端が接続された全波整流回路42が示されている。この全波整流回路42の出力端は、所定の抵抗比を有する抵抗44及び46を介して全波整流回路30の出力端に接続されており、全波整流回路30及び42の出力端には平滑用コンデンサ48が接続されている。

更に、この図においては、コンパレータ50が示されており、このコンパレータ50のプラス入力には全波整流回路32の出力端が、マイナス入力には全波整流回路30と全波整流回路42の接続に係る抵抗44及び46の接続点が、それぞれ

特開平4-32004 (4)

接続されている。コンパレータ50の出力は、遅延回路28に接続される。

更に、第3図には、レベルスライス回路26に含まれる全波整流回路30、32、42の構成が示されている。

すなわち、全波整流回路30、32及び42は、同様の構成を有している。

第3図においては、トランジスタ52と54のコレクタ及びエミッタがそれぞれ接続されており、コレクタ側には第1の定電流源56が、エミッタ側には第2の定電流源58が、それぞれ接続されている。また、定電流源56及び58には、クランプ回路60が接続されている。

トランジスタ52及び54のベースには、それぞれ抵抗62及び64を介してトランジスタ66及び68のエミッタが接続されている。このトランジスタ66及び68のエミッタには、定電流源70及び72がそれぞれ接続されている。

トランジスタ66及び68のベースは、それぞれ全波整流回路の入力端となっており、トランジ

スタ52及び54のエミッタは、それぞれ出力端となっている。

第4図には、第3図に示される全波整流回路の動作が示されている。

第3図に示される全波整流回路に、第4図(A)及び(B)に示されるような差動入力118及び120があったものとする。すると、差動入力118及び120は、それぞれトランジスタ66及び68を介してトランジスタ52及び54のベースに入力される。トランジスタ52及び54のエミッタからの出力は、第4図(C)において破線で示される波形122のようになる。すなわち、全波整流波形となる。

この波形122が、例えばコンデンサ47または48に供給され平滑されると、第4図(C)に示される波形124のような平滑された波形となる。

ここで、第4図(A)及び(B)に示されるように、ピークパルス126及び128が作動入力118及び120に重畳した場合を考える。する

と、これに応じてピークパルス130が全波整流波形122に発生する。ここで、第3図に示される全波整流回路が第1の電流源56及び第2の電流源58により定電流で駆動されているため、トランジスタ52及び54のエミッタからの出力に係る全波整流波形122におけるピークパルス130は、コンデンサ48による平滑波形124にほとんど寄与しない。

従って、第3図に示される全波整流回路によれば、作動入力118及び120に重畳したピークパルス126及び128の影響を除去することができる。

このような構成を有する全波整流回路を、第2図における全波整流回路30、32及び42に用いることにより、第2図に示されるレベルスライス回路26は、第5図に示されるような動作となる。

例えば、全波整流回路30及び32の入力波形が第5図(A)に示される正弦波132及びこれと差動する波形を仮定する。この場合、全波整流

回路30及び32から出力される電圧波形134は、第5図(B)に示されるように、共に全波整流波形となる。これらのうち、全波整流回路30の出力は、コンデンサ48により平滑され、第5図(C)に示されるように全波整流回路30の入力に係る波形132の振幅に応じた実効値を有する平滑波形136となる。

一方、全波整流回路42の出力は、入力がバイアス電源に抵抗38及び40を介して接続されていて定電圧回路になっているため第5図(D)に示されるような直流電圧138となる。

このような波形136及び138がそれぞれ全波整流回路30及び42から出力され、抵抗44及び46に供給されると、コンパレータ50のマイナス入力には直流電圧が入力されることになる。すなわち、全波整流回路30への差動入力の振幅に応じて、コンパレータ50のマイナス入力に係る直流電圧の値が決定されることとなる。また、抵抗44及び46の値は、この電圧が全波整流回路30及び42の出力電圧の合計に対して30～

40%程度となるよう設定される。この図においては、抵抗44は、抵抗46の倍の値の抵抗を有するように設定されている。

一方で、コンパレータ50のプラス入力には、全波整流回路32から出力される電圧波形134が入力されている。従って、コンパレータ50における比較の結果出力される電圧は、第5図(E)に示されるように、波形134がコンパレータ50のマイナス入力に係る直流電圧を上回る部分において発生するパルス140となる。

第6図には、このような構成及び動作を有するレベルスライス回路26を採用している本実施例の動作が、タイミングチャートとして示されている。

第6図においては、フロッピーディスク10から磁気ヘッド12によって読み出され、増幅器14及びローパスフィルタ16を介して微分器18に供給される電圧信号は、例えば第6図(A)に示されるような波形142となる。

一方で、この波形142は、本発明の特徴に係

るレベルスライス回路26にも入力される。

レベルスライス回路26は、波形142が変動入力されると、前述のような動作により波形142の整流・平滑値に応じてしきい値を決定し、このしきい値と、波形142の全波整流波形(全波整流回路32の出力)を比較する。このしきい値比較の結果、レベルスライス回路26のコンパレータ50からはパルス信号が出力される。

このパルス信号は、遅延回路28に供給され、所定時間だけ遅延される。すなわち、遅延回路28は、パルス信号を遅延させ、第6図(B)に示されるような信号146を生成する。この遅延時間 Δt は、微分回路18の位相ずれ時間に相当する。

一方で、微分回路18による微分波形は、第6図(C)に示されるような波形144となる。このような波形144は、コンパレータ20に入力される。

コンパレータ20には、前述のように遅延回路28から出力される波形146も供給されている。

また、従来のタイムドメインフィルタを用いた構成に比べ、長時間継続するサドルに対応することができる。すなわち、サドルマージンを大きく取ることができる。

更に、同様の理由から、ローパスフィルタ16としてサドルに応じて切り換えを要するフィルタを用いる必要がなくなる。

[発明の効果]

以上説明したように、本発明によれば、フロッピーディスクの読出しに係る電圧信号の振幅が変動した場合にも、これに追従することが可能であり、更に長時間継続するサドルに対してもその影響を排除することが可能でサドルマージンを大きく取ることができる。

4. 図面の簡単な説明

第1図は、本発明の一実施例に係るフロッピーディスク装置用読取り回路の構成を示すブロック図、

第2図は、この実施例におけるレベルスライス回路の構成を示すブロック図、

コンパレータ20は、波形144がゼロクロスする部分のうち、波形146がHレベルをとる部分のみをゼロクロスとして検出し、第6図(D)に示されるような波形148を生成してパルス整形器24に出力する。

パルス整形器24は、この波形148を微分して第6図(E)に示されるような立上り/立下りパルス150を生成し、これを整形して第6図(F)に示されるパルス152を生成する。

従って、この実施例においては、フロッピーディスク10の面上における磁化が一定の部分において生じるサドルの影響を除去してパルス152を生成することができる。すなわち、波形142がピークとなっているときのみ、波形148が反転し得る。また、フロッピーディスク10からの読出しに係る電圧信号142の振幅、すなわち出力振幅が変動した場合にも、レベルスライス回路26の全波整流回路30の出力により、しきい値が決定されるため、この出力振幅変動に追従することができる。

第3図は、この実施例における全波整流回路の構成を示す回路図、

第4図は、この実施例における全波整流回路の動作を示す波形図であって、第4図(A)及び(B)は作動入力波形図、第4図(C)は整流及び平滑波形図、

第5図は、レベルスライス回路の動作を示す波形図であって、第5図(A)は入力波形図、第5図(B)は全波整流波形図、第5図(C)は整流及び平滑波形図、第5図(D)は直流電圧図、第5図(E)はレベルスライス回路のコンパレータの出力パルス図、

第6図は、本実施例の動作を示すタイミングチャート図であって、第6図(A)はフロッピーディスクからの読出しに係る電圧信号の波形図、第6図(B)は遅延回路の出力に係る方形波信号波形図、第6図(C)は微分器からの出力に係る波形図、第6図(D)はコンパレータの出力波形図、第6図(E)はコンパレータ出力を微分した信号の波形図、第6図(F)はパルス整形器から出力

されるパルスの波形図、

第7図は、従来のフロッピーディスク装置用読取り回路の構成を示すブロック図、

第8図は、この従来例の動作を示すタイミングチャート図であって、第8図(A)はフロッピーディスク上での磁化変化図、第8図(B)はフロッピーディスクから読み出された電圧信号の波形図、第8図(C)はフロッピーディスクから読み出された電圧信号の微分波形図、第8図(D)はコンパレータの出力波形図、第8図(E)はパルス整形器の出力波形図、

第9図は、タイムドメインフィルタの動作を示すタイミングチャート図であって、第9図(A)は微分器の出力波形図、第9図(B)はコンパレータの出力波形図、第9図(C)はタイムドメインフィルタの出力波形図である。

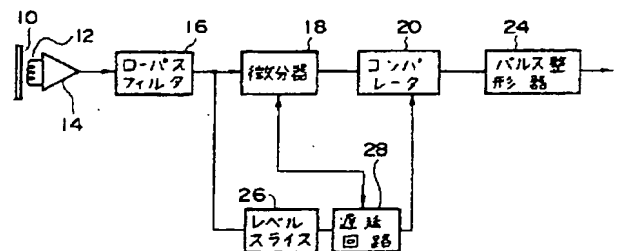
- 10 … フロッピーディスク
- 12 … 磁気ヘッド
- 18 … 微分器
- 20 … コンパレータ

- 24 … パルス整形器
- 26 … レベルスライス回路
- 28 … 遅延回路

出願人 ローム株式会社

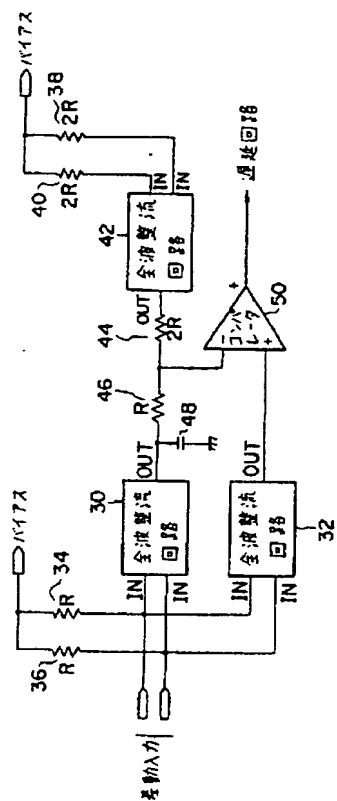
代理人 弁理士 吉田 研二

(外2名) [D-55]

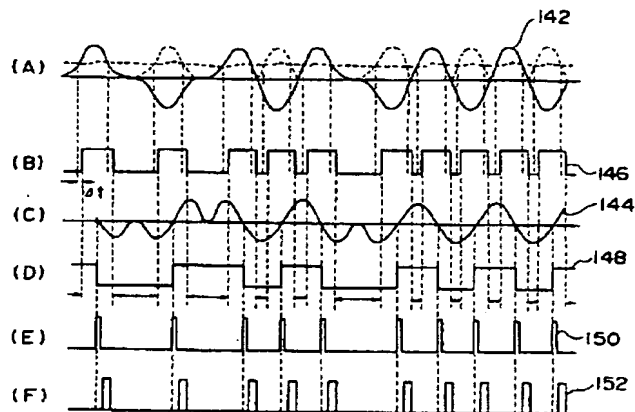


実施例の構成

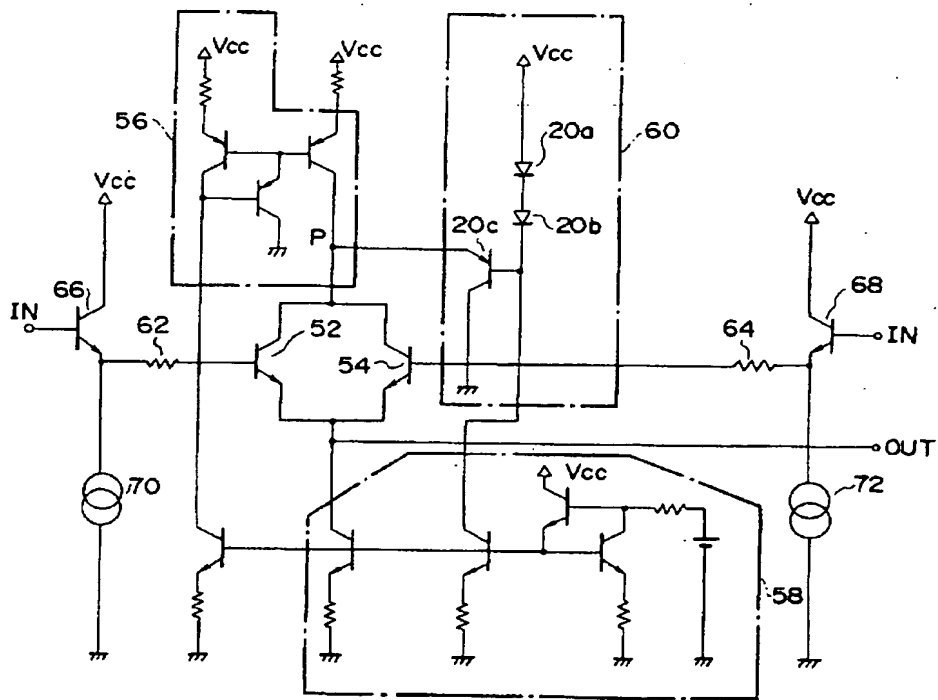
第1図



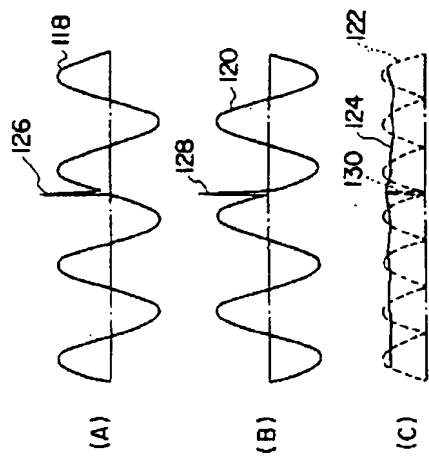
第2図
レベルシフト回路



実施例の動作
第6図

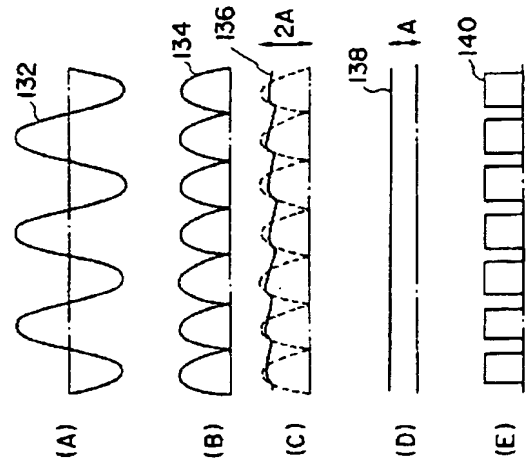


全波整流回路
第3図



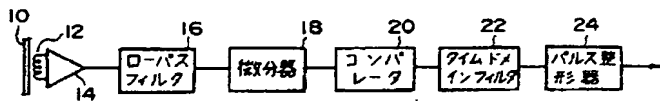
全波整流回路の動作

第 4 図



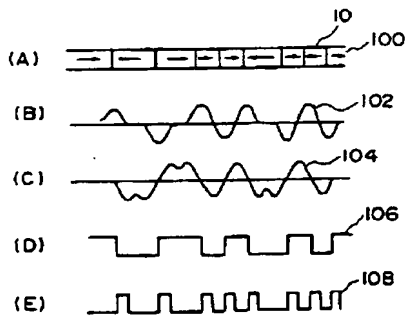
レベルシフト回路の動作

第 5 図



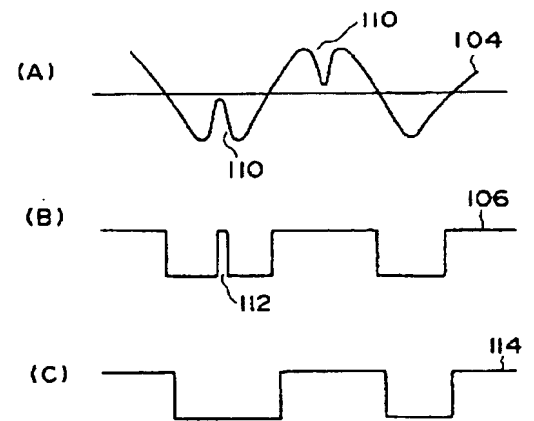
従来例の構成

第 7 図



従来例の動作

第 8 図



タイムドメインフィルタの動作

第 9 図

This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record.

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINE(S) OR MARK(S) ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☒ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.